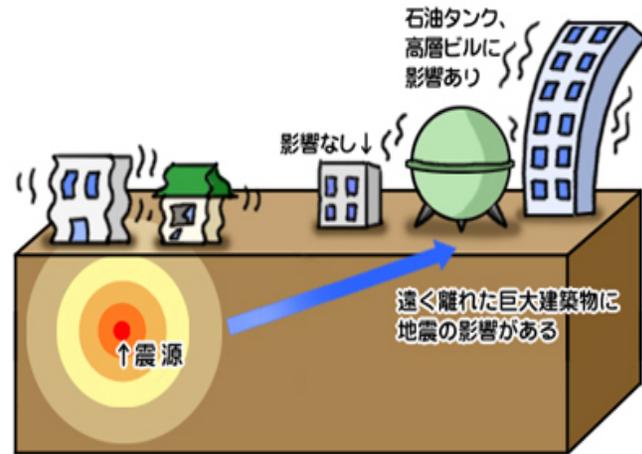


DDS (0.25Hz~65.5KHz)の製作

9/23/2012 PIC情報交換会

- 1) 地震波の長周期を検出するため実験装置の続編
- 2) DDS(DirectDigitalSynthesizer)をCPLDで作る。
- 3) 平成14年の後閑先生の製作事例のリメイク版
CPLD回路規模の拡大で6Bit-->8Bitに精度UP
- 4) 作り易いALTERA EPM570T100Cを使用(ITプラザ)
- 5) PICだけでPCを使わない簡易方式
(必要な周波数だけプログラムする。分解能は0.25Hz)



地震波の解析

DSPのないPICで
DFTを実行したい
(笠木さん方式)

2階建	4Hz
5階建	2Hz
10階建	1Hz
20階建	0.5Hz
40階建	0.25Hz

被害のでやすい周期が異なる



DFTプログラム

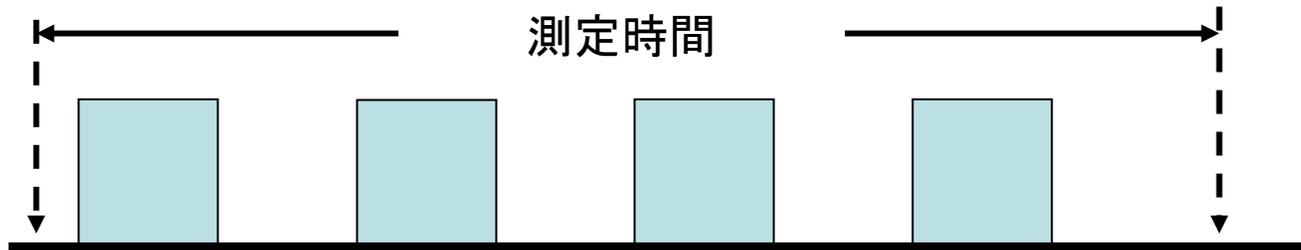
前回の発振器の出力でDFTのプログラムをテストしている様子

笠木方式の説明(1)

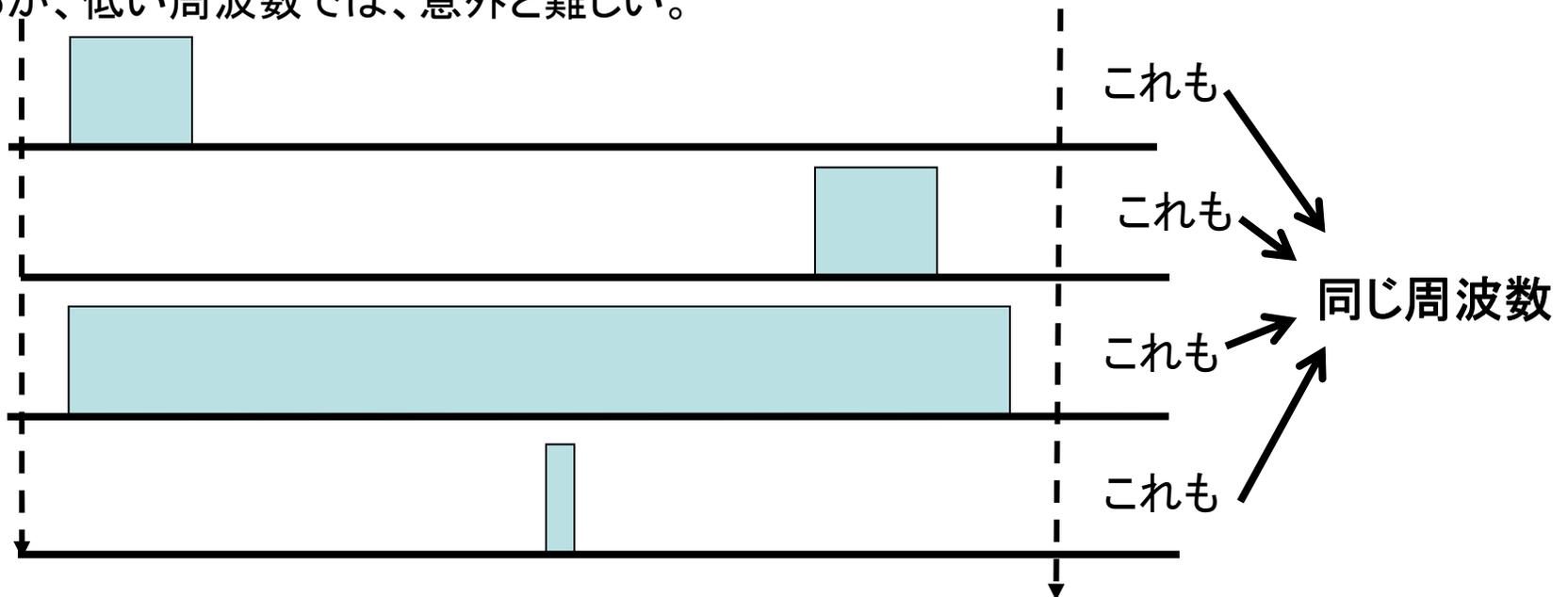
周波数を測定する方式

方式1) 周期タイマーで、測定時間内の割り込みをカウントする。

方式2) CCPを使用した入力キャプチャー。

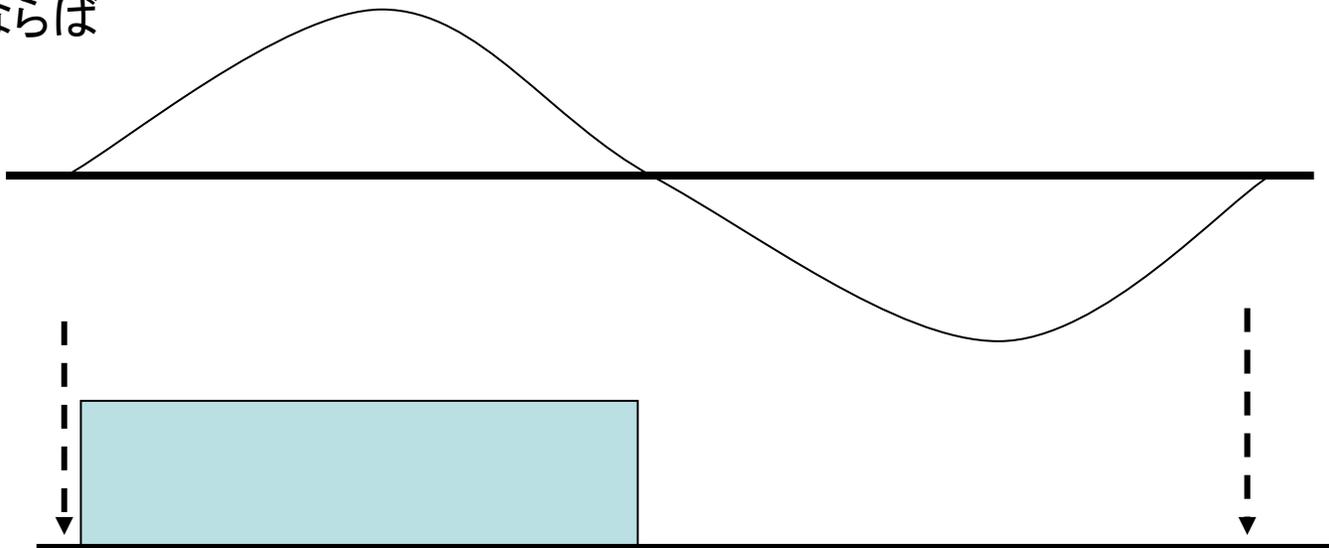


ところが、低い周波数では、意外と難しい。

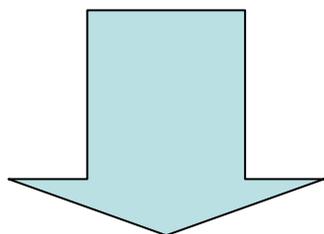


笠木方式の説明(2)

本来ならば



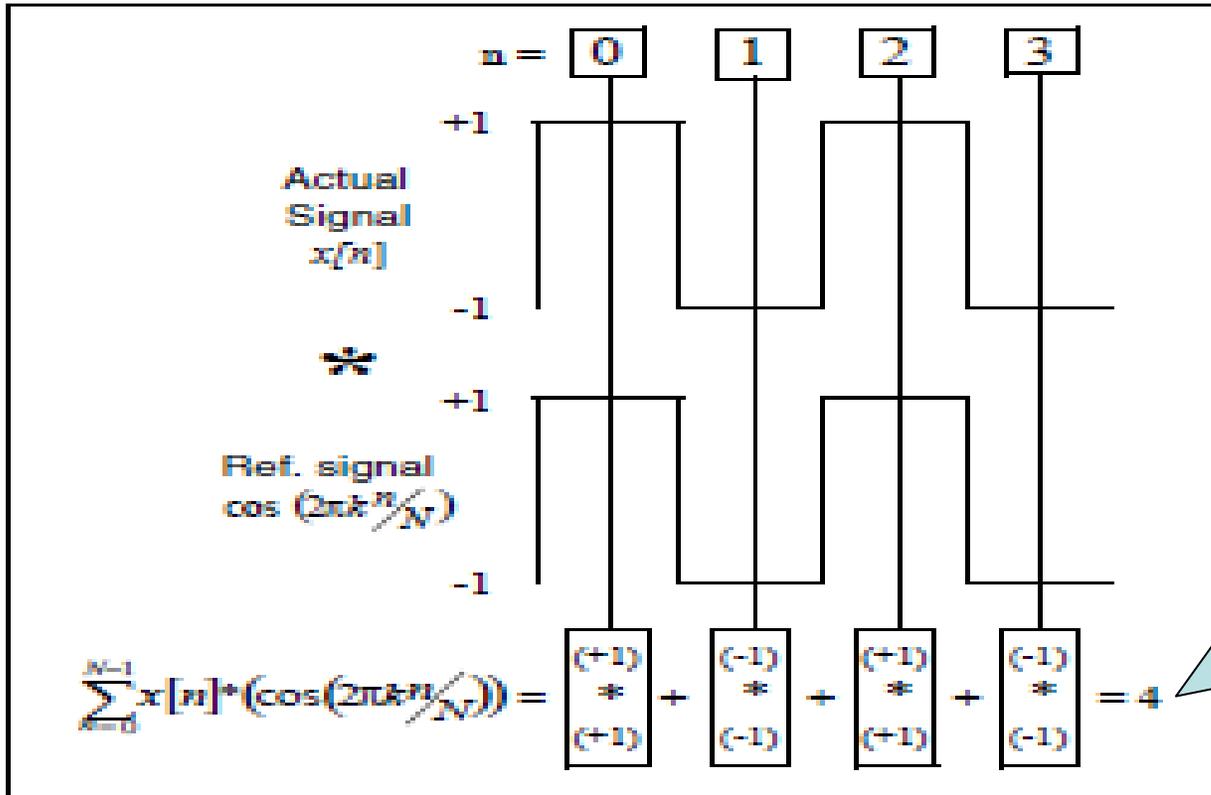
という波形の変化で判定しないといけない。



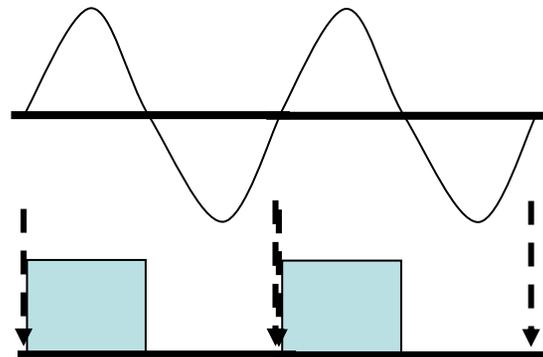
もうひとつの周波数測定方式

AN257 DTMF Detection Using PIC18 Microcontrollers

FIGURE 2: DFT USING SQUARE WAVE



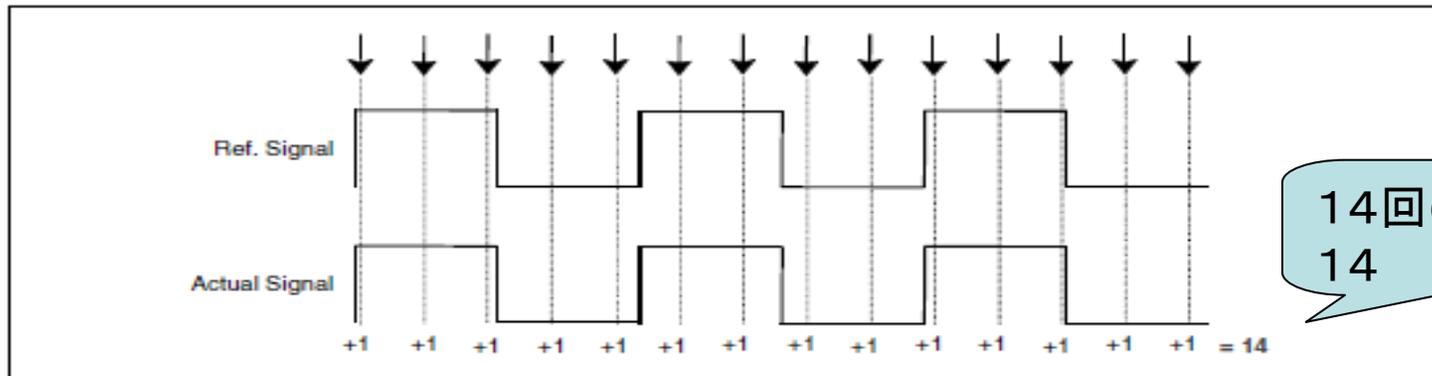
値が同じ
とき+1、
不一致-1
の合計値は、4



Simplified DFT Implementation

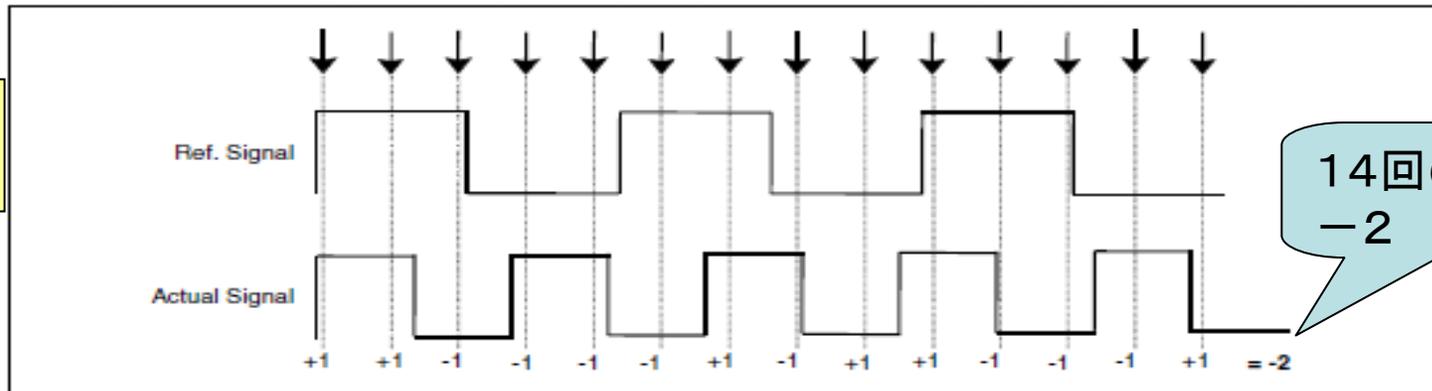
The DFT process shown in Figure 2 can be modified to replace one bit signed multiplication to simplify the implementation, while Figure 3 best explains the method of finding a DFT.

FIGURE 3: CASE 1: ACTUAL SIGNAL MATCHES THE REFERENCE SIGNAL



同じ
周波数

FIGURE 4: CASE 2: ACTUAL SIGNAL DOES NOT MATCH THE REFERENCE SIGNAL

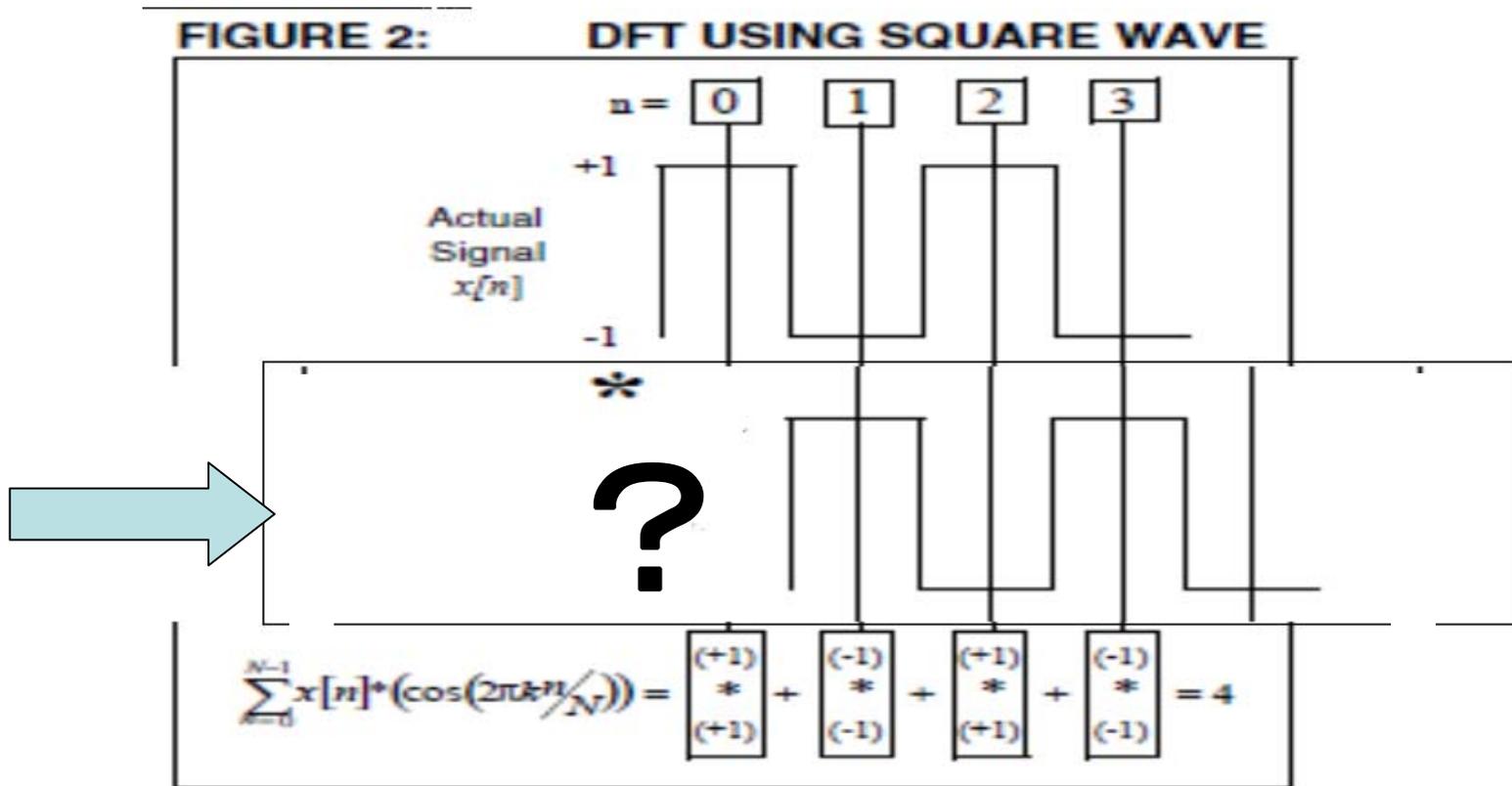


異なる
周波数

次の疑問

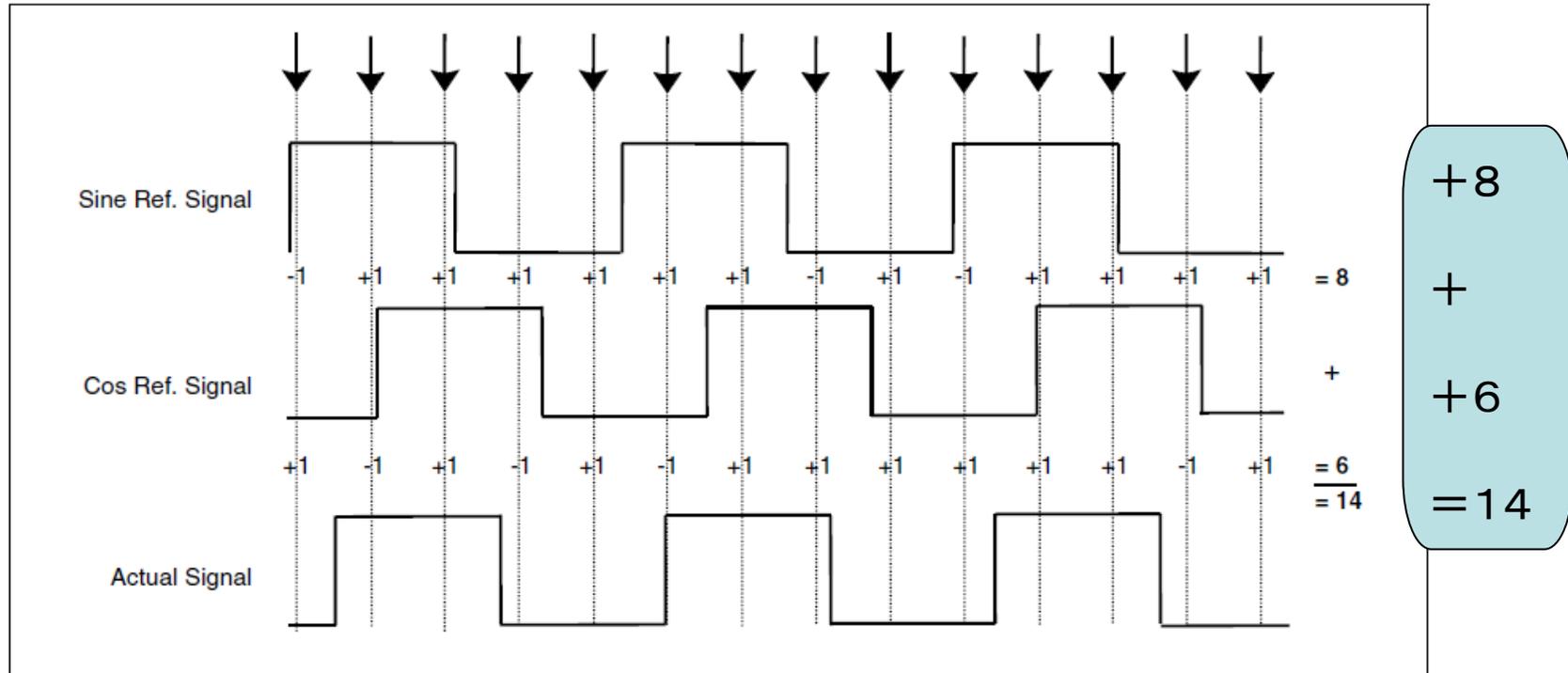
ぴったり、同じタイミングで地震波がくるわけない

同じ周波数でも位相が180度ずれば、まったく反対の結果になる



位相の解決

FIGURE 6: CASE 4: USING SINE AND COSINE REFERENCE



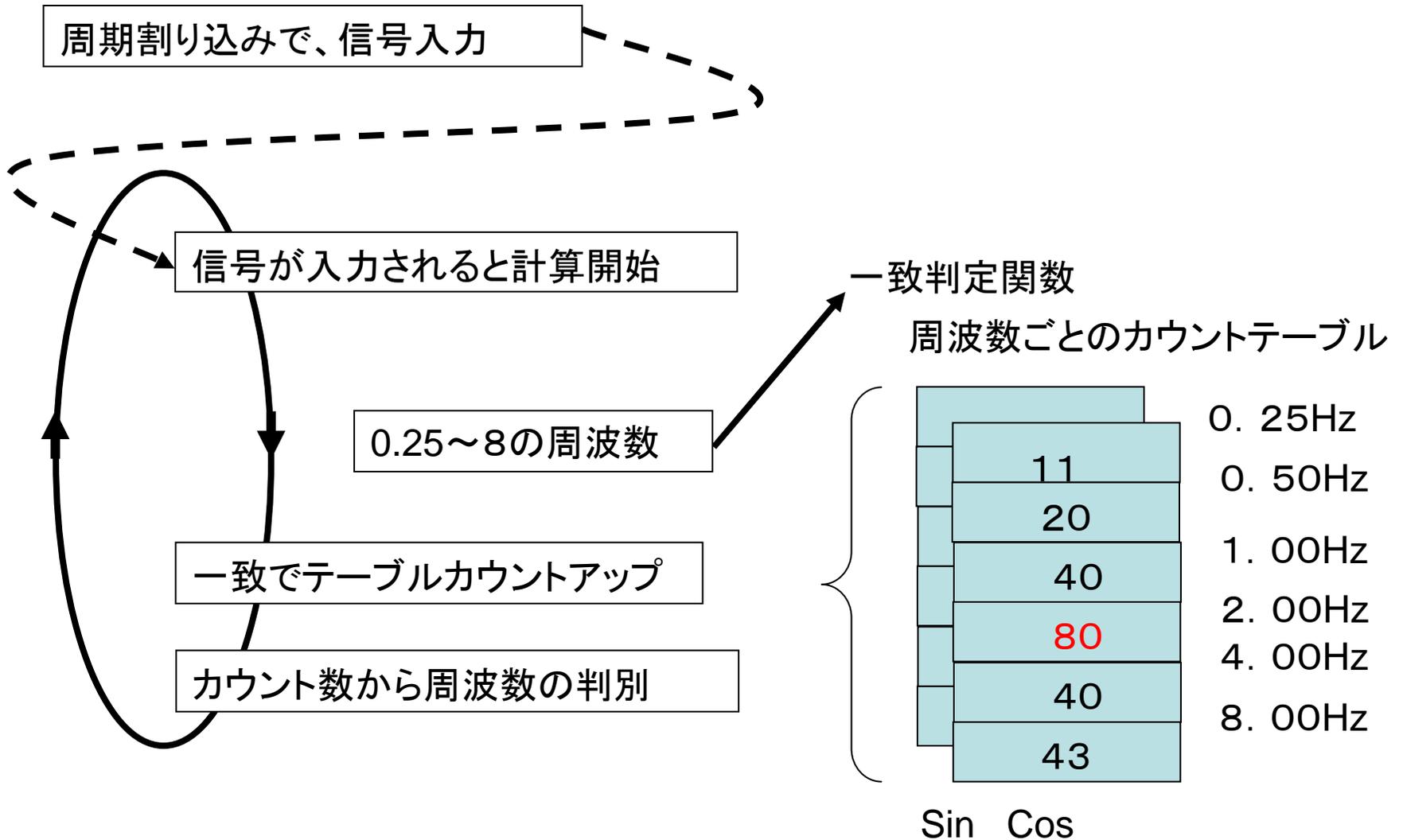
EQUATION 3: SIMPLIFIED DFT

$$X[k] = \frac{1}{N} \sum_{n=0}^{N-1} x[n] * (\cos(2\pi k n / N) + j \sin(2\pi k n / N))$$

Sin、Cosで波形をチェックする

笠木方式の説明(7)

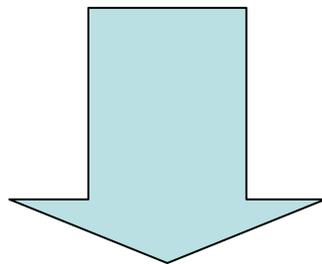
プログラム処理



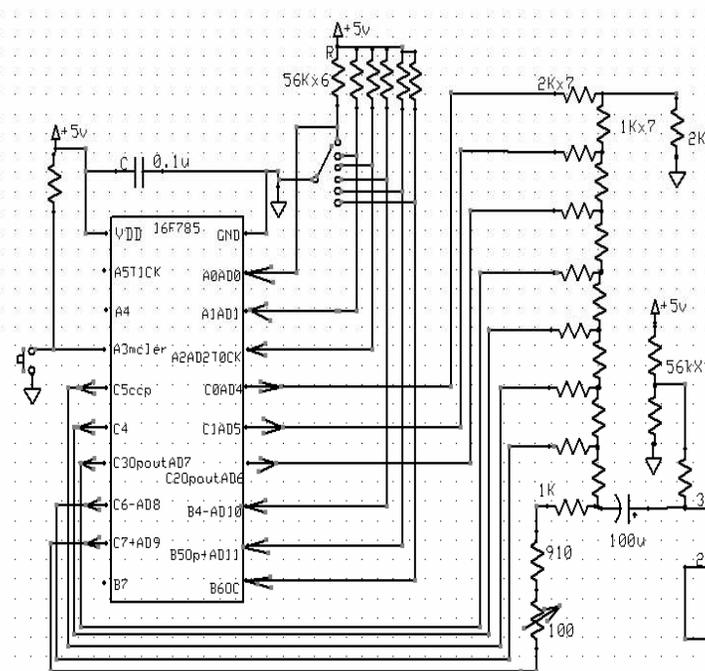
笠木方式の説明(8)

課題

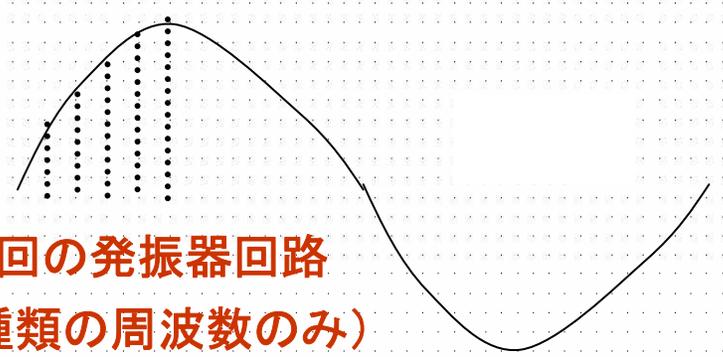
- 1) 地震波は、自然が相手で、定まった周波数とはかぎらない
- 2) 地震波は、高調波も含んだ混合波



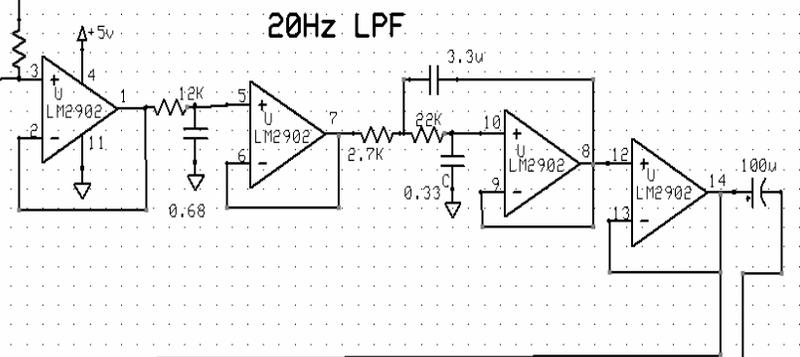
0. 25Hzから8. 00Hzの範囲で周波数を検出する必要がある。



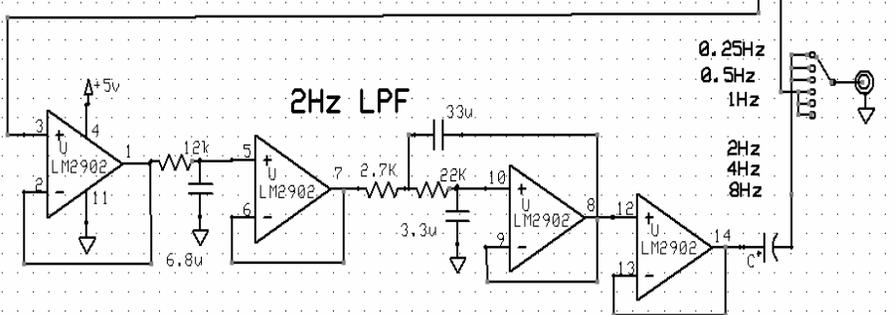
90度までの64個のデータを4回変形して使う。



前回の発振器回路
(6種類の周波数のみ)

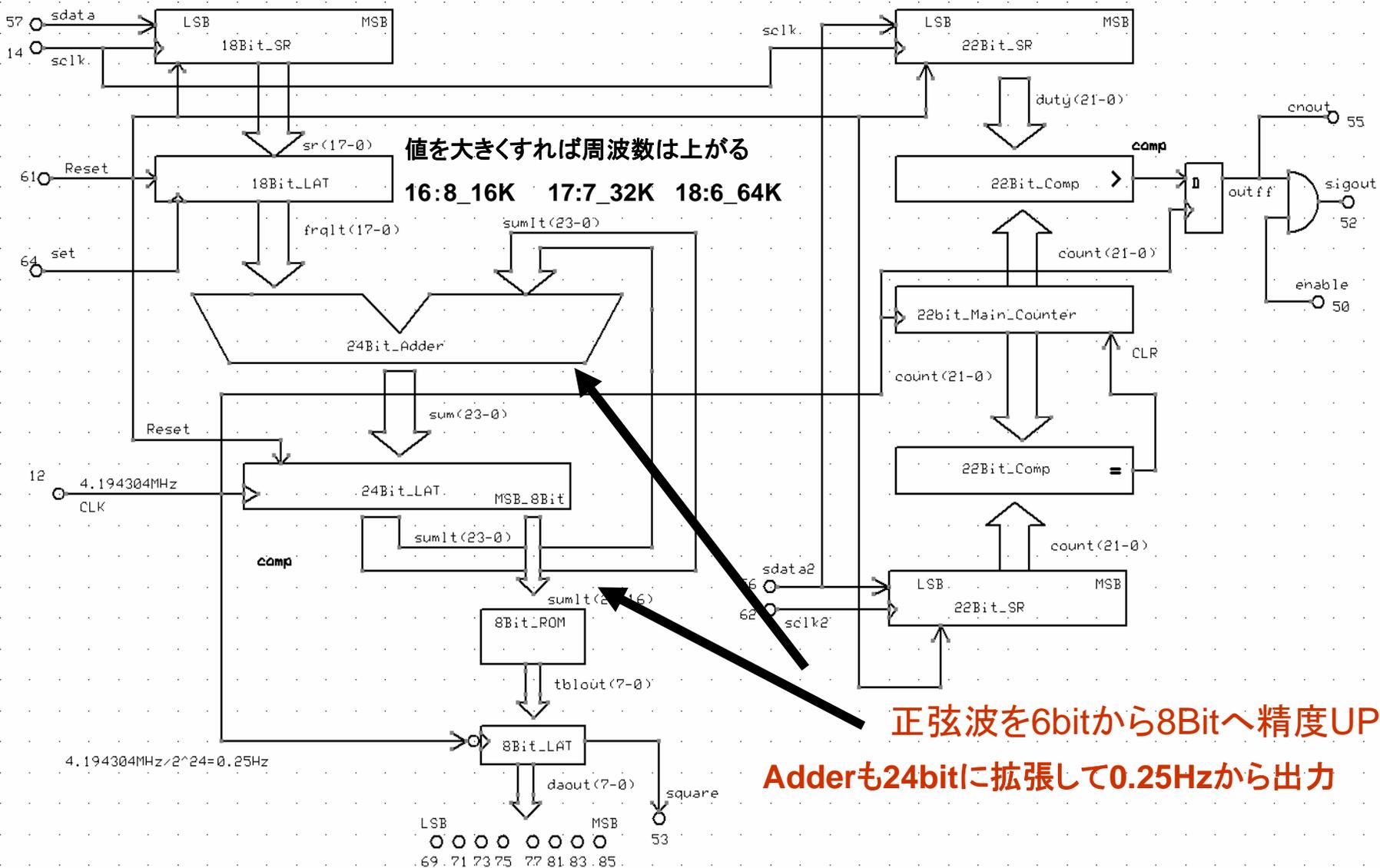


DA後のアナログフィルタの部品点数が多く
 スマートではないが、周波数が増えると
 PICで作っても、何とか対抗できる
 1つの周波数ならアナログの発振回路の方が
 良いかもしれない。
 周波数が低いのでROMとして用意せず
 逐次計算で求めればもっとスマートになる。

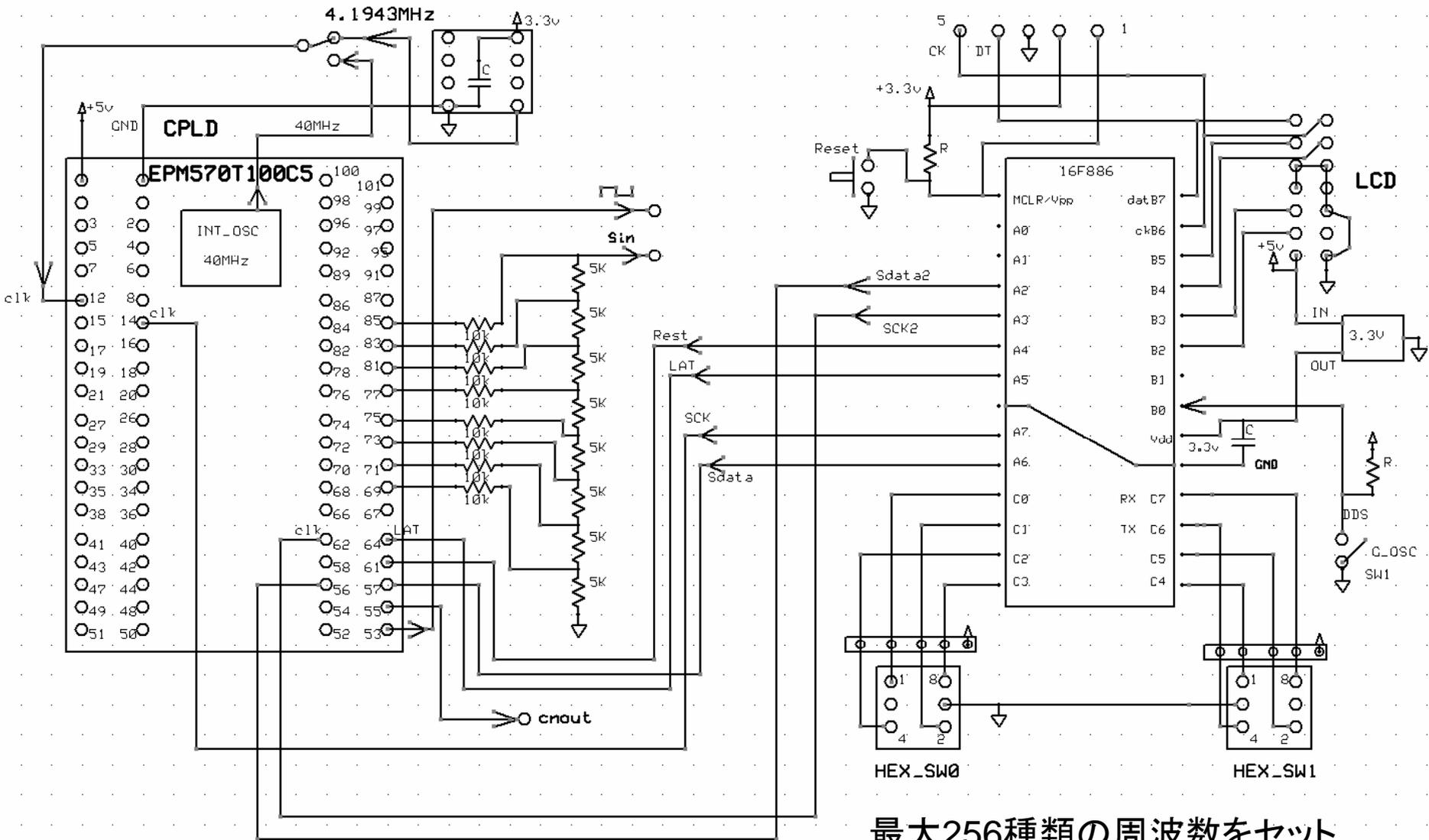


今回製作のDDS方式のCPLD内部の構成図

マクロセルが多いのでDDSとシグナルジェネレータが両方CPLD1個で構築できる。



超低周波発振器(DDS)0.25Hz精度 & シグナルジェネレータを兼用する回路



最大256種類の周波数をセット

PCは不要

まとめ

10年前に比べCPLD/FPGAの進化が著しい
安いCPLDとして秋月のXC9536(¥110)があるが36マクロセルでは少し小さい。

570マクロセルあれば結構な回路が組める

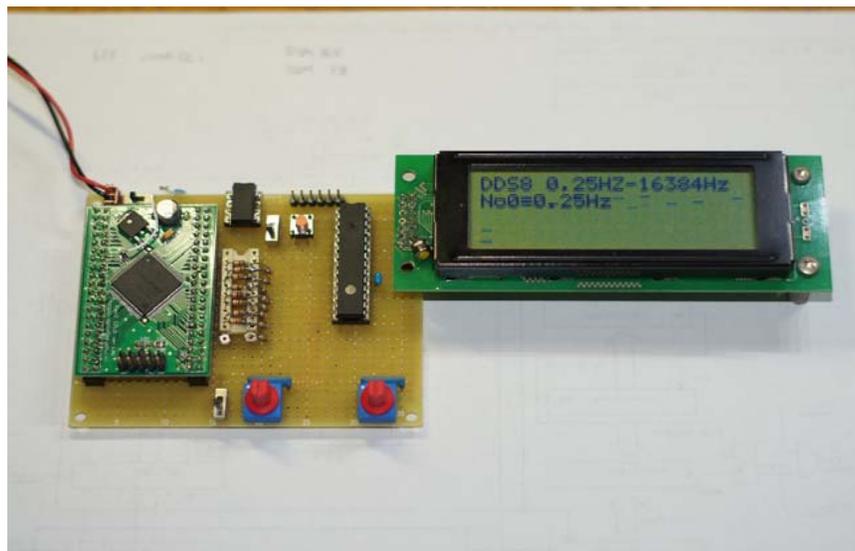
100PINのLSIは半田付け不要(¥1700)

QuartusII開発ソフトはフリー、(100MHz動作)

PIC同様、プログラムすること自体が面白い

PC不要の手軽さをPICで実現できる

8Bit精度のDDSとして正弦波を出せる
分解能0.25Hz



分解能25nsでDutyと周波数を可変できる

